

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-234634

(43)Date of publication of application : 27.08.1999

(51)Int.Cl.

H04N 7/08
H04N 7/081
H04J 3/00
H04L 12/56
H04N 7/24

(21)Application number : 10-031279

(71)Applicant : SONY CORP

(22)Date of filing : 13.02.1998

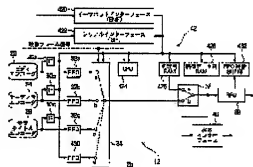
(72)Inventor : MIYAZAWA TOMOJI

(54) DATA TRANSMITTER AND DATA MULTIPLEXER

(57)Abstract:

PROBLEM TO BE SOLVED: To allow the data multiplexer generating a moving picture coding experts group MPEG 2 transport stream to grasp properly a state of an output buffer and to control properly a buffer in response to a change in a read clock, and to output the transport stream properly.

SOLUTION: A video encoder 20 and an audio encoder 24 encode video/audio data by the MPEG 2 system. A transport packet is generated via switch circuits 34, 36 and outputted sequentially via an FIFO memory 38. In this case, an FIFO residual amount detection section 432 detects an amount of the transport packet left in the FIFO memory 38 and write of the transport packet to the FIFO memory 38 is controlled based on the remaining amount and an external read clock.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-234634

(43) 公開日 平成11年(1999) 8月27日

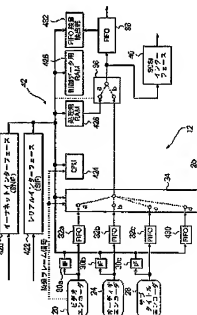
(51) Int.Cl. ⁴ H 0 4 N 7/08 7/081 H 0 4 J 3/00 H 0 4 L 12/56 H 0 4 N 7/24	識別記号 	P I H 0 4 N 7/08 Z H 0 4 J 3/00 M H 0 4 L 11/20 1 0 2 F H 0 4 N 7/13 Z	
特許請求 未請求 請求項の範囲 〇 L (全 13 項)			
(21) 出願番号	特開平10-31279		
(22) 出願日	平成10年(1998) 2月13日		
(71) 出願人	000002185 ソニー株式会社		
(72) 発明者	宮澤 智司		
(74) 代理人	東京都品川区北品川6丁目7番35号 ソニ ー株式会社内		
	弁護士 佐藤 隆久		

(54) 【発明の名称】 データ送出装置およびデータ多重化装置

(57) 【要約】

【課題】 MPEG 2 トラストストリームを生成するデータ多重化装置において、出力バッファの状態を適切に把握することができ、読み出しクロックが変化してもそれに適して適切にバッファの制御が行え、適切にトラストストリームを出力できるようにしたい。

【解決手段】 ビデオエンコーダ 2 0 およびオーディオエンコーダ 2 4 においてビデオ/オーディオデータが MPEG 2 方式により符号化され、スイッチ回路 3 4 およびスイッチ回路 3 6 によりトラストポートバケットが生成され、F I F O メモリ 3 8 を介して順次出力される。この時に、F I F O 検査検出部 4 3 2 において F I F O メモリ 3 8 に残っているトラストポートバケットの量を検出し、これと外部読み出しクロックとに基づいて、F I F O メモリ 3 8 に対するトラストポートバケットの書き込みを制御する。



(2) 特開平11-234634

1

【特許請求の範囲】

【請求項1】 任意の伝送対象のデータより、伝送用の所定のデータパケットを順次生成するパケット生成手段と、

前記順次生成されたデータパケットが順次記録され、外部より入力される任意の出力信号に基づいて順次出力されるバッファ手段と、

前記バッファ手段に記録されて未だ出力されていない残存データパケットの量を検出する残存データ量検出手段と、

前記バッファ手段より前記順次記録された前記データパケットが前記出力信号に基づいて順次出力されるように、前記検出された残存データパケットの量および前記出力信号に基づいて、前記バッファ手段に対する前記データパケットの記録を制御するバッファ記録制御手段とを有するデータ送出装置。

【請求項2】 前記伝送対象のデータは、ビデオデータおよびオーディオデータを包含する任意のデータであって、

前記パケット生成手段は、前記各データがMPEG2方式(Moving Picture Coding Experts Groupによる高品質動画符号化方式)により符号化された基データのトランスポートパケットを生成し、当該各データが多量化されたMPEG2トランスポートストリームを生成する請求項1記載のデータ送出装置。

【請求項3】 前記バッファ手段においては、外部より入力される所定周波数のクロック信号に基づいて、所望のデータレートとなるように前記データパケットが順次出力され、

前記バッファ記録制御手段は、前記クロック信号の周波数に基づいて、前記バッファ手段に対する前記データパケットの記録を制御する請求項2記載のデータ送出装置。

【請求項4】 前記バッファ記録制御手段は、前記検出された残存データパケットの量と所定の基準のデータパケットの量とを比較してその差を求め、残存データパケットの量が多い場合には、前記ビデオデータの1フレーム期間内に前記バッファ手段より送出される前記データパケットの数をより前記差を補った数のデータパケットを前記バッファ手段に記録し、残存データパケットの量が少ない場合には、前記1フレーム期間内に前記バッファ手段より送出される前記データパケットの数を前記差を加えた数のデータパケットを前記バッファ手段に記録するように、前記バッファ手段に対する前記データパケットの記録を制御する請求項3記載のデータ送出装置。

【請求項5】 前記基準のデータパケットの量は、前記バッファ手段に記録可能なデータパケットの量に基づいて予め決定する請求項4記載のデータ送出装置。

【請求項6】 前記基準のデータパケットの量は、前記1フレーム期間内に前記バッファ手段より送出される前記

2

データパケットの数に基づいて予め決定する請求項4記載のデータ送出装置。

【請求項7】 前記ビデオデータおよびオーディオデータを包含する任意の伝送対象のデータを、MPEG2方式により符号化する符号化手段と、

前記任意の伝送対象のデータの中の内いずれか1種類のデータ、任意の複数種類のデータまたは全ての種類のデータに対する前記符号化の際の符号化レートに基づいて、前記外部より入力されるクロック信号の周波数を検定する周波数検定手段とをさらに有し、

前記パケット生成手段は、前記符号化された各データが多量化された前記MPEG2トランスポートパケットを生成し、

前記バッファ記録制御手段は、前記検定された前記クロック信号の周波数を、前記バッファ手段に対する前記データパケットの記録を制御するために用いる当該クロック信号の周波数の初め値として参照して、前記制御を行う請求項3記載のデータ送出装置。

【請求項8】 前記バッファ手段は、FIFOメモリを有する請求項3記載のデータ送出装置。

【請求項9】 ビデオデータおよびオーディオデータを包含する任意の伝送対象のデータを、MPEG2方式(Moving Picture Coding Experts Groupによる高品質動画符号化方式)により符号化する符号化手段と、

前記符号化された各データを所定の形式で多量化しMPEG2トランスポートパケットにより構成されるMPEG2トランスポートストリームを生成する多量化手段と、

前記生成されたトランスポートパケットが順次記録され、外部より入力される任意の出力信号に基づいて順次出力されるバッファ手段と、

前記バッファ手段に記録されて未だ出力されていない残存トランスポートパケットの量を検出する残存データ量検出手段と、

前記バッファ手段より前記順次記録された前記トランスポートパケットが前記出力信号に基づいて順次出力されるように、前記検出された残存トランスポートパケットの量および前記出力信号に基づいて、前記バッファ手段に対する前記トランスポートパケットの記録を制御するバッファ記録制御手段とを有するデータ多量化装置。

【請求項10】 前記バッファ手段においては、外部より入力される所定周波数のクロック信号に基づいて、所望のデータレートとなるように前記トランスポートパケットが順次出力され、

前記バッファ記録制御手段は、前記クロック信号の周波数に基づいて、前記バッファ手段に対する前記トランスポートパケットの記録を制御する請求項9記載のデータ多量化装置。

【請求項11】 前記バッファ記録制御手段は、前記検出された残存トランスポートパケットの量と所定の基準の

50

(3)

特開平 11-234634

3

トランスポートパケットの量とを比較しその差を求め、残存トランスポートパケットの量が多い場合には、前記ビデオデータの1フレーム期間内に前記バッファ手段より送出される前記トランスポートパケットの数より前記差を原じた数のトランスポートパケットを前記バッファ手段に記録し、残存トランスポートパケットの量が少ない場合には、前記1フレーム期間内に前記バッファ手段より送出される前記トランスポートパケットの数に前記差を加えた数のトランスポートパケットを前記バッファ手段に記録するように、前記バッファ手段に対する前記トランスポートパケットの記録を制御する請求項10記載のデータ多重化装置。

【請求項12】前記基準のトランスポートパケットの量は、前記バッファ手段に記録可能なトランスポートパケットの量に基づいて予め決定する請求項11記載のデータ多重化装置。

【請求項13】前記基準のトランスポートパケットの量は、前記1フレーム期間内に前記バッファ手段より送出される前記トランスポートパケットの数に基づいて予め決定する請求項11記載のデータ多重化装置。

【請求項14】前記任意の伝送対象のデータの中のいずれか1種類のデータ、任意の複数種類のデータまたは全ての種類のデータに対する前記符号化後の符号化レートに基づいて、前記外部より入力されるクロック信号の周波数を推定する周波数推定手段とをさらに有し、

前記バッファ記録制御手段は、前記推定された前記クロック信号の周波数を、前記バッファ手段に対する前記トランスポートパケットの記録を制御するために用いる当該クロック信号の周波数の初期値として参照して、前記制御を行う請求項11記載のデータ多重化装置。

【請求項15】前記多重化手段は、前記ビデオデータの1フレーム期間ごとに、当該期間のビデオデータおよび当該期間に対応するオーディオデータを多重化する請求項11記載のデータ多重化装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、たとえば映像データおよび音声データなどの所望のデータが多重化されたデータパケットを送出するデータ送出装置、および、映像データおよび音声データなどの所望のデータを多重化し、MPEG方式(Moving Picture coding Experts Groupによる高品質動画像符号化方式)のトランスポートストリーム(TS)を生成するデータ多重化装置に関する。

【0002】

【従来の技術】映像データおよび音声データをMPEG方式などにより圧縮符号化し、所定の伝送パケットに多重化して視聴者に配信するデジタルテレビジョン放送が実用化されている。MPEG方式においては、音声・映像データを多重化する場合、送信側、受信側の伸長復号装置のバッファ容量を考慮する必要がある。つま

4

り、MPEG方式の規格に定められている伸長復号装置の受信バッファに、オーバーフローもアンダーフローも生じないように、送信側がそのデータ量を管理して、音声・映像データの多重化し送信することになっている。

【0003】そのような規定に適応したデータ多重化装置の例としては、たとえば、本願出願人に係る特開平9-71834号に記載のデータ多重化装置などがある。このデータ多重化装置においては、1ビデオフレーム期間を単位として各データの多重化を管理することにより、受信バッファを厳密に管理しなくとも、受信バッファを破綻させることなく適切に音声・映像データなどを送信できるようにしている。

【0004】このようなMPEGエンコーダが出力するトランスポートストリームのインターフェイスとして、一般的に、DVB-parallelとDVB-serialと呼ばれる規格が利用されている。DVB-parallelは25ピンのD-subコネクタを使用し、DVB-serialはBNCコネクタを用いている。さらに、DVB-serialには、同期I/F(synchronous I/F)と非同期I/F(asynchronous I/F)があり、後者のDVB Asynchronous Serial I/F(DVB-ASI)がより一般的に使用されている。また、DVB-parallelは、同期I/F(synchronous I/F)の、DVB Synchronous Parallel I/F(DVB-SP1)のみが存在する。なお、前述したDVB-ASIにおけるバイトクロックは27MHzであり、8B/10B変換されて270MHzのレートで伝送される。最大伝送速としては、27×8=216Mbpsとなるが、そのうち、トランスポートストリームパケット(TS Packet)が無い期間は、

無効なデータが出力される。

【0005】ところで、特定レートでデータが読み出されるようなデータ多重化装置において、実際にトランスポートストリームを出力するバッファを制御する場合に、通常、ハードウェアによりバッファにアンダーフローもオーバーフローも生じないように、バッファに対するデータ書き込み量を制御している。具体的に、バッファに書き込むデータ量より少し多めのデータをバッファから読み出すように設定しており、エレメンタリストリームとは異なるデータを適宜バッファに書き込むことにより、バッファがアンダーフローをしないようにそのデータ量の制御を行っている。したがって、出力するトランスポートストリームのレートが決まっているのであれば、ビデオストリームおよびオーディオストリームなどのエレメンタリストリームのビットレートの和は、その出力レートより低い値に設定しておくことになる。なお、このバッファのデータ量の調整のために用いられる無効データは、MPEGシステムで認められているNULLパケットデータである。

【0006】

【発明が解決しようとする課題】ところで、前述したよ

(4) 待機時間 11-234634

5
うに、トランスポートストリームを出力するためのパッファを制御する処理はデータ多重化装置内でハードウェアにより処理が行われるために、たとえばどの程度NULしバケットが挿入されているのかというようなパッファの制御状態を知ることができないという問題がある。そのため、たとえばエレメントストリームとNULしデータの多重化状態をモニタし異常が無いことを確かめるといような、トランスポートストリームの状態を把握しバケットの形態が目的とする形態になっているか否かを検査するといような処理ができないという問題が生じる。

【0007】さらに、そのため、たとえばパッファからのトランスポートバケットの読み出しクロックが特定されていない場合、すなわち、適用する規格、フォーマットなどに応じて異なるクロックで読み出される可能性のある場合に、パッファの状態を把握し、適切にパッファをすることが困難であるという問題も生じる。特に、その読み出しクロックが外部から与えられる場合には、より一層、正確にパッファの状態を把握して適切に制御を行うことが要望されるが、そのような要望に対応することができないという問題も生じる。

【0008】したがって、本発明の目的は、たとえばMPEG2トランスポートバケットのようなデータバケットを送出するデータ送出装置において、出力段のパッファの状態を適切に把握することができ、これにより読み出しクロックが変化してもそれに応じて適切にパッファのデータ量の制御が行え、適切にデータバケットを出力できるようなデータ送出装置を提供することにある。また、本発明の目的は、MPEG2方式によりビデオデータおよびオーディオデータを初めとするデータを符号化し多重化してトランスポートストリームを生成するデータ多重化装置において、トランスポートストリームを出力するパッファの状態を適切に把握することができ、これにより読み出しクロックが変化してもそれに応じて適切にパッファの制御が行え、適切にトランスポートストリームを出力できるようなデータ多重化装置を提供することにある。

【0009】

【課題を解決するための手段】したがって、本発明のデータ送出装置は、任意の伝送対象のデータより、伝送用の所定のデータバケットを順次生成するバケット生成手段と、前記順次生成されたデータバケットが順次記録され、外部より入力される任意の出力信号に基づいて順次出力されるパッファ手段と、前記パッファ手段に記録されて来出力されていない残存データバケットの量を検出する残存データ量検出手段と、前記パッファ手段より前記順次記録された前記データバケットが前記出力信号に基づいて順次出力されるように、前記検出された残存データバケットの量および前記出力信号に基づいて、前記パッファ手段に対する前記データバケットの記録を制

御するパッファ記録制御手段とを有する。

【0010】このような構成のデータ送出装置においては、バケット生成手段において任意の伝送対象のデータが順次伝送用のバケットに交換され、そのバケットが順次パッファ手段に記録され、外部から入力されるクロック信号などの出力制御信号に基づいて順次出力される。この時に、残存データ量検出手段において、パッファ手段に記録されて来出力されていない残存データバケットの量を検出することにより、パッファ記録制御手段において、この検出された残存データバケットの量および出力制御信号に基づいて、パッファ手段よりデータバケットが適切に出力される。すなわち、パッファ手段がオーバーフローしたり空になったりすることがないように、パッファ手段に対するバケットデータの記録が制御される。

【0011】また、本発明のデータ多重化装置は、ビデオデータおよびオーディオデータを包含する任意の伝送対象のデータを、MPEG2方式(Moving Picture Coding Experts Group)による高品質動画符号化方式)により符号化する符号化手段と、前記符号化された各データを所定の形式で多重化しMPEG2トランスポートバケットにより構成されるMPEG2トランスポートストリームを生成する多重化手段と、前記生成されたトランスポートバケットが順次記録され、外部より入力される任意の出力信号に基づいて順次出力されるパッファ手段と、前記パッファ手段に記録されて来出力されていない残存トランスポートバケットの量を検出する残存データ量検出手段と、前記パッファ手段より前記順次記録された前記トランスポートバケットが前記出力信号に基づいて順次出力されるように、前記検出された残存トランスポートバケットの量および前記出力信号に基づいて、前記パッファ手段に対する前記トランスポートバケットの記録を制御するパッファ記録制御手段とを有する。

【0012】このような構成のデータ多重化装置においては、符号化手段においてビデオオーディオデータがMPEG2方式により符号化され、多重化手段によりトランスポートバケットが生成される。そして、このバケットが順次パッファ手段に記録され、外部から入力されるクロック信号などの出力制御信号に基づいて順次出力される。この時に、残存データ量検出手段において、パッファ手段に記録されて来出力されていない残存トランスポートバケットの量を検出することにより、パッファ記録制御手段において、この検出された残存トランスポートバケットの量および出力制御信号に基づいて、パッファ手段よりトランスポートバケットが適切に出力される。すなわち、パッファ手段がオーバーフローしたり空になったりすることがないように、パッファ手段に対するトランスポートバケットの記録が制御される。

【0013】

【発明の実施の形態】 第1の実施の形態

(5)

特開平11-234634

7

本発明に係るデータ多重化装置の第1の実施形態について図1～図4を参照して説明する。第1の実施形態においては、DVB-ASIでトランスポートパケットを出力するデータ多重化装置について説明する。

【0014】まず、そのデータ多重化装置の構成について説明する。図1は、そのデータ多重化装置の構成を示すブロック図である。データ多重化装置2は、ビデオエンコード20、オーディオエンコード24、サブタイトルエンコード28、多重化系12および制御部42を有する。

【0015】まず、ビデオエンコード20について説明する。図2は、ビデオエンコード20の構成を示すブロック図である。ビデオエンコード20は、加算回路202、DCT回路204、量子化回路206、逆量子化回路208、逆DCT回路210、加算回路212、フレームメモリ回路216、可変長符号化回路(VLC)218、ビットレート制御回路200、可変長符号パッパ(VLCパッパ)222を有する。

【0016】このような構成において、ビデオエンコード20は、外部から入力される映像データをMPEG2方式により圧縮符号化し、目標データ量とは等しいデータ量のビデオストリームを生成し、データ多重化装置2のデータサイズ120aおよびFIFOメモリ32aに対して出力する。そのために、ビデオエンコード20のビットレート制御回路200に対しては、データ多重化装置2のCPU424より、目標データ量が予め設定される。ビットレート制御回路200は、この設定された目標データ量と圧縮符号化後のデータ量が等しくなるように、可変長符号化回路218が実際に生成したビデオストリームのデータ量に基づいて量子化回路206を制御する。

【0017】次にオーディオエンコード24について説明する。図3は、オーディオエンコード24の構成を示すブロック図である。オーディオエンコード24は、サブバンド分析フィルタバンク240、波形量子化回路242、ビット圧縮回路244、FFT(fast fourier transform)回路246、心臓雑音モデル248、動的ビット割り当て回路250、スケールファクタ選択情報記憶回路252、スケールファクタ抽出回路254、サイド情報符号化回路256およびビットストリーム生成回路258を有する。このような構成において、オーディオエンコード24は、外部機器から入力された音声データを、MPEG2方式により圧縮符号化し、オーディオストリームを生成し、データ多重化装置2のデータサイズ120bおよびFIFOメモリ32bに対して出力する。

【0018】サブタイトルエンコード28は、外部機器から入力されるサブタイトルデータなどのプライベートデータ(ユーザデータ)をエンコードする。なお、サブタイトルエンコード28は、エンコード済みサブタイト

8

ルデータを外部から直接受け取ってもよい。その場合、たとえば、ENIF回路420がイーサネットネットワークなどのLANを介して、または、SIF422がシリアルラインを介して、各々エンコード済みのサブタイトルデータを受け取り、CPUバスを介してRAM430に記憶され、スイッチ回路34の入力端子dに対して印加される。

【0019】多重化系12は、入力用のFIFOメモリ32a、32b、32c、第1のスイッチ回路34、第2のスイッチ回路36、出力用のFIFOメモリ38およびSCSI(small computer system interface)インターフェース回路(SCSIF回路)40を有する。

【0020】FIFOメモリ32a、32b、32cはそれぞれ、ビデオエンコード20、オーディオエンコード24およびサブタイトルエンコード28からそれぞれ入力されるビデオストリーム、オーディオストリームおよびサブタイトルストリームをバッファリングし、スイッチ回路34の入力端子a、b、cに対して出力する。

【0021】第1のスイッチ回路34は、制御信号を介した多重化系12の制御に従って、入力端子a、b、c、dのいずれかを選択し、これらの入力端子それぞれに入力されるエレメンタリストリームのいずれかを選択して多重化し、スイッチ回路36の入力端子bに対して出力する。なお、スイッチ回路34は、入力端子のいずれにも入力されるエレメンタリストリームがない場合、あるいは、スタフパディング処理を行う場合などは、入力端子a、b、c、dのいずれをも選択せず、所定のブランクデータ(連続した論理値1または0)を出力する。

【0022】第2のスイッチ回路36は、制御信号を介した多重化系12の制御に従って、入力端子a、bのいずれかを選択し、入力端子bにスイッチ回路34から入力されるエレメンタリストリームのいずれか、または、入力端子aに処理用RAM426から入力されるプライベートデータストリームを選択して多重化し、FIFOメモリ38およびSCSIF回路40に対して出力する。

【0023】FIFOメモリ38は、スイッチ回路36が多量化したデータストリームをバッファリングし、トランスポートストリームとして図示しない通信回線などの外部機器に対して出力する。

【0024】SCSIF回路40は、スイッチ回路36が多量化したデータストリームを、図示しないハードディスク装置(HDD)あるいは光磁気ディスク装置(MOD)などの記録装置に対して出力し、記録させる。

【0025】制御系42は、データサイズ計数用インターフェース回路30a、30b、30c、RAM430、イーサネットインターフェース回路(ENIF)420、シリアルインターフェース回路(SIF)422、CPU424、処理用RAM426および制御部

50

9

タ用RAM428を有する。

【0026】データサイズIF30a、30b、30cはそれぞれ、ビデオエンコード20、オーディオエンコード24およびサブタイトルエンコード28から入力されるビデオストリーム、オーディオストリームおよびサブタイトルストリームのフレームごとのデータサイズを計数し、CPUバスを介してCPU424に對して出力する。

【0027】ENIF回路420は、隠ししないイーサネットなどのLANを介して入力されてくるプライベートデータを受け取り、CPUバスを介してCPU424に對し、また、エンコード済のサブタイトルデータを受け取り、CPUバスを介してRAM430に、各々出力する。

【0028】SIF回路422は、たとえばコンピュータから入力されるシリアル形式のプライベートデータを受け取り、CPUバスを介してCPU424に對し、また、エンコード済のサブタイトルデータを受け取り、CPUバスを介してRAM430に、各々出力する。

【0029】CPU424は、たとえば、マイクロプロセッサおよびプログラム格納用のROMおよびこれらの周辺回路から構成されており、データ多重化装置2が所望の動作を行うように、データ多重化装置2の各部を制御する。具体的には、CPU424は、たとえばビデオエンコード20のビットレート制御回路220に對して、目標データ量の設定を行う。

【0030】また、CPU424は、制御データ用RAM428に記憶された制御データを用いて、PCRの情報を含むアダプテーションフィールドおよびPESヘッダの内容を生成する。生成されたヘッダは、処理用RAM426に記憶された後、適量2のスイッチ回路36を介して出力され、これにより、多重化データストリームのトランスポートパケットが行われる。なお、ヘッダデータは、ENIF回路240またはSIF回路422を介して入力され、RAM426に記憶されたプライベートデータに基づいて作成される場合もある。

【0031】また、CPU424は、データサイズIF30a、30b、30c、ENIF回路420およびSIF回路422から入力されるデータサイズ、および、FIFOメモリ32a、32b、32cの残り記憶容量（バッファ残量）などに基づいて、多重化するエレメントストリームの順番、各エレメントストリームの多重化データ量などを決定し、その決定に従ってスイッチ回路34、36の多重化動作を制御する。

【0032】またこの時に、FIFOメモリ38がオーバーフローアンプダフローもすることなく適切に接続して、所望のトランスポートストリームが適切にデータ多重化装置2より出力されるように、FIFOメモリ38に對するトランスポートパケットの書き込みの制御を行う。なお、本発明に際するこのFIFOメモリ38に

(5)

特開平11-234634

19

對する制御については、後に詳細に説明する。

【0033】処理用RAM426は、前述したような処理をCPU424が行う際に、取り扱うデータなどを記憶するメモリである。具体的には、たとえば、CPU424で生成されたヘッダがこの処理用RAM426に記憶され、この処理用RAM426より直接的に第2のスイッチ回路36を介して出力される。また、CPU424がデータサイズIF30a、30b、30cなどから読み込んだ符号化データ量のデータや、ENIF回路240またはSIF回路422を介して入力されたプライベートデータなどが、一旦この処理用RAM426に記憶され、CPU424における処理に供される。

【0034】制御データ用RAM428は、CPU424のたとえば前述したような処理にかかわる制御用のデータを記憶するメモリである。制御データ用RAM428には、たとえば前述したヘッダデータの作成に保る制御データなどが記憶される。

【0035】次に、データ多重化装置2の動作について説明する。データ多重化装置2においては、ビデオエンコード20において映像データを圧縮符号化して所望のデータ量のビデオストリームを生成し、オーディオエンコード24において音声データを圧縮符号化して所望のデータ量のオーディオストリームを生成し、サブタイトルエンコード28においてサブタイトルデータなどのユーザデータを圧縮符号化してサブタイトルストリームを生成する。

【0036】この時、データサイズIF30a、30b、30cは、各々、ビデオエンコード20、オーディオエンコード24およびサブタイトルエンコード28から入力される各エレメントストリームのフレームごとのデータサイズを計数し、CPU424に出力する。生成された各エレメントストリームは、FIFOメモリ32a〜32cを介してスイッチ回路34に印加され、いずれかのエレメントストリームが順次選択されて多重化され、スイッチ回路36に出力される。

【0037】また、制御データ用RAM428に記憶されている制御データ、あるいは、ENIF回路240またはSIF回路422を介して入力され処理用RAM426に記憶されたユーザデータを用いて、CPU424においてPCRの情報を含むアダプテーションフィールドおよびPESヘッダの内容が生成され、処理用RAM426に記憶された後、スイッチ回路36に出力される。そして、CPU424は、データサイズIF30a、30b、30cから入力されるデータサイズ、および、FIFOメモリ32a、32b、32cの残り記憶容量などに基づいて、多重化するエレメントストリームの順番、各エレメントストリームの多重化データ量などが決定され、CPU424によりスイッチ回路34、36の多重化動作が制御される。

【0038】さらに、前述する方法によりFIFOメモ

50

11	(7)	待時間11-234634 12
<p>り38に対する多重化データの書き込み動作が制御され、これにより多重化データストリームのトランスポートパケット化が行われ、順次適切にFIFOメモリ38に記録される。FIFOメモリ38でバッファリングされた多重化したデータストリームは、所定の出力クロックに基づいて順次出力され、トランスポートストリームとして図示しない通信回線などの外部機器に対して出力される。また、スイッチ回路36が多重化したデータストリームは、SCSI回路40を介して、図示しないハードディスク装置などの記録装置に対して出力される。</p>		<p>*【0040】次に、本発明に係わり、データ多重化装置2において、FIFOメモリ38に対してトランスポートパケットの書き込みを制御する方法について説明する。前述したように、データ多重化装置2においては、DVB-ASIでトランスポートストリームが出力される。DVB-ASIでは、出力クロック、すなわちFIFOメモリ38の読み出しクロックとして、システムクロックと同じ内部クロックを使用する。そのクロックは、27MHzであるため、1フレームのクロック数は、525/60システムの場合式1に示すように900900クロック、625/60システムの場合は式2に示すように1080000クロックとなる。</p>
<p>【0039】このようにして、データ多重化装置2においては、1ビデオフレーム期間を単位として各データの多重化が管理され、送信バッファを破綻させることなく適切に音声・映像データなどが送信される。</p>	<p>10</p>	<p>【0041】 【数1】</p>
	*	
	FRAME_CLKS=1716×525= 900900	…(1)
	FRAME_CLKS=1728×625=1080000	…(2)
<p>【0042】また、データ多重化装置2においては、トランスポートパケット(188バイト)の間隔を一定にしてDVB-ASIのトランスポートパケットを出力する。したがって、この時のビットレートRは、トランス</p>	<p>20※ポートパケットの先頭のデータの間隔をNとすると式3 のようになる。 【0043】 【数2】</p>	<p>…(3)</p>
R=27×8×188/N [Mbps]		
<p>【0044】式3により決定したビットレートRを用いる。すなわちトランスポートパケットの先頭のデータの間隔Nを使用すると、読み出しクロックが27MHzのDVB-ASIでは、1フレーム内に式4に示す数P★</p>	<p>★のトランスポートパケットがFIFOメモリ38から読み出されることになる。 【0045】 【数3】</p>	<p>…(4)</p>
P=FRAME_CLKS/N		
<p>【0046】したがって、これと同量のトランスポートパケットをFIFOメモリ38に書き込むことにより、FIFOメモリ38を破綻なく制御することができる。ただし、式4において、パケット数Pが、常に、割り切</p>	<p>☆れる。すなわち整数値になるとは限らないので、式5～式7に示すようにフレーム毎に修正を行う。 【0047】 【数4】</p>	<p>…(5)</p>
FLAME_CLKS2=FRAME_CLKS+Q、		
P=FRAME_CLKS2/N		…(6)
Q=FRAME_CLKS2%N		…(7)
<p>【0048】式5～式7において、A%BはA/Bの余りを示す。また、Pは書き込みトランスポートパケット数であり、Qは次のフレームに繰り越すためのN未満のクロック数であり、Q、は繰り越された1フレーム前のQである。なお、余りのクロック数Qの初期値は0とする。</p>	<p>り38に対するトランスポートパケットの書き込み開始後、1フレーム後から読み出しを始めることによって、FIFOメモリ38にはほぼ1フレーム分のデータが蓄えられ、FIFOメモリ38はオーバーフローも破綻も来ずに適切に制御される。</p>	<p>【0050】このような方法でFIFOメモリ38に対するトランスポートパケットの書き込みを適切に制御する手順について、図4を参照し説明する。図4は、FIFOメモリ38に対するトランスポートパケットの書き</p>
<p>【0049】データ多重化装置2においては、FIFOメモリ38に対するトランスポートパケットの書き込み数をこのように制御する。なおこの時に、FIFOメモ</p>	<p>50</p>	

(8)

待間平11-234634

13

込み制御アルゴリズムを示すフローチャートである。

【0051】まず、エンコードを開始する前に、初期設定を行う。すなわち、要求されるトランスポートパケットレートに基づいたトランスポートパケットの間隔Nを算出し、繰り越しクロック数を示す変数Qおよびフレーム数をカウントする変数count_frameを0にクリアし、1フレームのクロック数を示す変数FRAME_CLOCKSに処理対象のシステムに依じた値、すなわち、900900(525/60システム)か1080000(625/50システム)かをセットする(ステップS10)。エンコードが開始されたら(ステップS11)、ビデオフレーム信号がエンコードされて出力されるのを待ち(ステップS12)、ビデオフレーム信号が入力されたら、フレームカウンタの値count_frameを1カウントアップする(ステップS13)。

【0052】このカウンタ値count_frameが1の場合は、エンコードが開始された直後なのでFIFOメモリ38の読み出しはまだ開始せず、ステップS16の処理に移る(ステップS14)。なお、後述するステップS16～ステップS18の処理を経て、2フレーム目の処理に入った時点で、フレームカウンタ値count_frameが2の時は、ステップS14よりステップS15に処理が移り、FIFOメモリ38からのデータの読み出しの開始を指示する(ステップS15)。そして、式5により、フレームクロック数FRAME_CLOCKSに繰り越しクロック数Qを加えて補正フレームクロック数FRAME_CLOCKS2を算出し(ステップS16)、その補正フレームクロック数FRAME_CLOCKS2およびパケット間隔Nに基づいて、式6および式7により、書き込みパケット数Pおよび繰り越しクロック数Qを求める(ステップS17)。

【0053】そして、ステップS17で求められたパケット数Pを、FIFOメモリ38に書き込み(ステップS18)、次のフレーム期間に対するステップS12以下の処理に移る。なお、ステップS18において、エレメントストリームのパケット数P_{all}が書き込み数Pに満たない場合、P_{all}個のNULLパケットをFIFOメモリ38に書き込み、全体としてP個のトランスポートパケットがFIFOメモリ38に書き込まれるようにする。なお、この時利用するNULLパケットは、予め処理用RAM426に記録しておくものとする。

【0054】このように、本実施の形態のデータ多重化装置2においては、FIFOメモリ38を破綻しないように制御することができ、DVB-ASIによりトランスポートパケットを適切に出力することができる。また、その制御は、図4に示すような簡単なアルゴリズムのソフトウェアで、CPU424で実行可能にように加えればよいだけでなく、装置を大型化することなく簡単に実行できる。

14

【0055】第2の実施の形態

本発明に係わるデータ多重化装置の第2の実施の形態について図5および図6を参照して説明する。第2の実施の形態においては、要求に応じて、DVB-ASIでもDVP-SPIでもトランスポートパケットを出力することのできるデータ多重化装置について説明する。なお、以下の説明において、第1の実施の形態と同一の機能を有する同一の構成部については、同一の符号を付するものとし、その説明を省略する。

【0056】図5は、第2の実施の形態のデータ多重化装置2bの構成を示すブロック図である。図示のごとく、データ多重化装置2bは、第1の実施の形態のデータ多重化装置2とほぼ同様の構成を有するが、データ多重化装置2bがFIFO検査抽出部432を有する点、FIFOメモリ38からトランスポートパケットを読み出す際のクロック印加方法、および、CPU424におけるFIFOメモリ38に対するトランスポートパケットの書き込み制御の方法がデータ多重化装置2とは異なる。その他の、ビデオエンコーダ20、オーディオエンコーダ24、サブタイトルエンコーダ28、多重化系12および制御系42の各部の構成・機能などは、データ多重化装置2と同一である。

【0057】そのFIFO検査抽出部432は、FIFOメモリ38にバッファリングされているデータ量を検出し、CPU424に通知する。FIFO検査抽出部432は、具体的にたとえば、FIFOメモリ38のライトイネーブル信号およびリードイネーブル信号を監視し、データ量をカウントするカウンタまたはカウンタダウンさせることにより構成することができる。CPU424に通知されたデータ量は、後述するFIFOメモリ38に対するトランスポートパケットの書き込みの制御に供される。

【0058】また、FIFOメモリ38からトランスポートパケットを読み出す際のクロック印加方法は、データ多重化装置2bにおいては2種類の方法がある。第1の方法は、第1の実施の形態のデータ多重化装置2におけるFIFOメモリ38からのトランスポートパケットの読み出し方法と同じく、DVB-ASIによりデータ多重化装置2b内部の27MHzのクロックに基づいてトランスポートパケットを出力する方法である。

【0059】第2の方法は、DVB-SPIにより、外部から与えられるクロックに基づいてトランスポートパケットを出力する方法である。DVB-SPIは、データ多重化装置2の接続されるモジュラータからクロックをもらって、トランスポートパケットを出力するためのI/Fであり、FIFOメモリ38の読み出しクロックは外部クロックに同期したクロックとなる。したがって、このクロックが、データ多重化装置2の内部クロックと同じ27MHzになる保証も、内部クロックと1フレームごとの関係が一定になる保証もないが、トランス

15

ポートパケット間のクロック数（すなわち、第1の実施の形態のトランスポートパケット間隔N）は一定で、188または204のみ認められている。

【0060】これら、2種類のトランスポートパケット読み出し方法に対応するために、データ多量化装置2bにおいては、図6に示すような方法により、FIFOメモリ38に対するトランスポートパケットの書き込みの制御を行う。まず、エンコードを開始する前に、初期設定を行う（ステップS20）。初期設定としては、まず、要求されるトランスポートパケットレートに基づいてトランスポートパケットの間隔Nを決定する。この間隔Nは、インターフェイスがDVB-ASIの場合には要求されたトランスポートパケットレートに基づいて算出し、DVB-SPIの場合には、188または204のいずれか所定の値とする。また、繰り返しクロック数を示す変数Qおよびフレーム数をカウントする変数count_frameを0にクリアし、1フレームのクロック数を示す変数FRAME_CLKSに処理対象のシステムに応じた値、すなわち、900900（525/60システム）か1080000（625/50システム）かをセットする。

【0061】エンコードが開始されたら（ステップS21）、ビデオフレーム信号がエンコードされて出力されるのを待ち（ステップS22）、ビデオフレーム信号が入力されたら、フレーム数カウンタの値count_frameを1カウントアップする（ステップS23）。このカウンタ値count_frameが1の場合は、*

$$\text{fifo_diff} = \text{fifo_depth_ref} - \text{fifo_depth} \quad \cdots (8)$$

$$\text{FRAME_CLKS} = \text{FRAME_CLKS} + N \times \text{depth_diff} \quad \cdots (9)$$

【0065】また、ステップS28において、データ残量fifo_depthが基準値fifo_depth_ref以下の場合には、式10に基づいてデータ残量の差異値fifo_diffを求め、さらにその差異値fifo_diffに基づいて、式11により1フレーム※

$$\text{fifo_diff} = \text{fifo_depth} - \text{fifo_depth_ref} \quad \cdots (10)$$

$$\text{FRAME_CLKS} = \text{FRAME_CLKS} - N \times \text{depth_diff} \quad \cdots (11)$$

【0067】そして、DVB-ASIの場合、および、DVB-SPIの場合であって、ステップS27〜ステップS30により新たな1フレーム当たりのクロック数が決定された場合には、ステップS31に処理に移り、式5により、フレーム数クロック数FRAME_CLKSに繰り返しクロック数Qを加えて補正フレームクロック

(9)

待機平11-234634

16

*エンコードが開始された直後なのでFIFOメモリ38の読み出しはまた開始せず、ステップS26の処理に移る（ステップS24）。なお、後述するステップS26〜ステップS33の処理を経て、2フレーム目の処理に入った時で、フレームカウンタ値count_frameが2の時は、ステップS24よりステップS25に処理が移り、FIFOメモリ38からのデータの読み出しの開始を指示する（ステップS25）。

【0062】次に、インターフェイスがDVB-ASIかDVB-SPIかをチェックし（ステップS26）、DVB-ASIの場合には直ちにステップS31の処理を行い、DVB-SPIの場合にはステップS30〜ステップS33により、1フレームのクロック数の決定を行う。

【0063】DVB-SPIの場合には、FIFOメモリ38のデータ残量fifo_depthを、FIFO残量抽出部432より読み出し（ステップS27）、そのデータ残量fifo_depthと基準値fifo_depth_refとを比較する（ステップS28）。ステップS28において、データ残量fifo_depthが基準値fifo_depth_refより大きい場合には、式8に基づいてデータ残量の差異値fifo_diffを求め、さらにその差異値fifo_diffに基づいて、式9により1フレーム期間のクロック数FRAME_CLKSを決定する（ステップS29）。

【0064】

【数5】

※ム期間のクロック数FRAME_CLKSを決定する（ステップS30）。

【0066】

【数6】

数FRAME_CLKS2を算出し（ステップS31）、その補正フレームクロック数FRAME_CLKS2およびパケット間隔Nに基づいて、式6および式7により、書き込みパケット数Pおよび繰り返しクロック数Qを求める（ステップS32）。そして、ステップS32で求められたパケット数Pを、FIFOメモリ38

(30)

特開平11-234634

17

に書き込み(ステップS33)、次のフレーム期間に対するステップS22以下の処理に移る。

【0068】なお、DVB-SP1の場合に用いる所定の基準値 $f_{ifo_depth_ref}$ は、1フレームのデータ数または、FIFOメモリ38の容量の中間値などにより決定する。また、ステップS33において、エレメントストリームのパケット数 P_n が書き込み数 P に満たない場合には、 $P-P_n$ 個のNULLパケットをFIFOメモリ38に書き込み、全体として P 個のトランスポートパケットがFIFOメモリ38に書き込まれるようにする。なお、この時利用するNULLパケットは、予め地運用RAM428に記録しておくものとする。

【0069】このように、データ多重化装置2bにおいては、外部クロックを基準とした時の1フレームのクロック数を、FIFOメモリ38のデータ残量 f_{ifo_depth} を考慮しながら決定している。すなわち、FIFOメモリ38のデータ残量 f_{ifo_depth} が所定の値 $f_{ifo_depth_ref}$ よりも少ない場合は1フレームのクロック数をFRAME_CCLKSを大きくし、データ残量 f_{ifo_depth} が多い場合は、FRAME_CCLKSを小さくしている。したがって、FIFOメモリ38のデータ残量が常に適切になり、適切なトランスポートパケットが出力できるように、FIFOメモリ38に対してトランスポートパケットを記録することができる。その結果、受信側に対して、その受信バッファに緩急を来すことのない適切なトランスポートストリームを送出することができる。

【0070】また、DVB-AS1に対してはDVB-SP1に対しても対応することができるので、より広範な用途に適用できるデータ多重化装置を提供することができる。

【0071】なお、本発明は本実施の形態に限られるものでなく、任意好適な種々の改変が可能である。たとえば、前述した第1の実施の形態および第2の実施の形態のFIFOメモリ38に対する書き込み制御は、いずれもCPU424により行うものとした。しかしながら、このようなデータ多重化装置2の制御に替わる処理は、このような形態に限られるものではない。たとえば、同様の処理を行う専用のFIFOメモリ38の制御回路により実施してもよいし、データ多重化装置2より上位のコントローラなどにより同様の制御を行うようにしてもよい。

【0072】特に、第2の実施の形態に示したような、FIFO残量検出部432を有する構成のデータ多重化装置2においては、このFIFO残量検出部432における検出結果に基づいて種々の制御や、トランスポートストリームの送出の状態などを検知することができるため、データ多重化装置2より上位のコントローラやDVBシステムの制御部と連係するような任意の構成部など

18

が、FIFO残量検出部432の検出結果を利用できるような形態が考えられる。したがって、このようなFIFOメモリ38に対する制御も、それらのコントローラなどで行うようにしてもよい。そのような形態においても、FIFO残量検出部432の検出結果に基づいてFIFOメモリ38に対する書き込み制御を行う限りにおいて、本願発明の範囲内であることは明らかである。

【0073】また、第2の実施の形態のデータ多重化装置2bのFIFOメモリ38に対するデータ書き込み制御方法においては、DVB-SP1の場合、1フレームのクロック数FRAME_CCLKSの初期値を90900または1080000とした。この値は、外部から入力されるFIFOメモリ38からのトランスポートパケット読み出しクロックが27MHzの場合に好適な値であり、この初期値はこの値に限られるものではない。この初期値は、外部クロックの値に近いものにするのが好適であり、その値およびその決定方法は、任意の方法により決定してよい。

【0074】たとえば、ビデオ/オーディオデータなどのエレメントストリームのビットレートから、トランスポートストリームにするためのオーバーヘッドを考慮したトランスポートストリームレートを計算し、これに基づいてこの初期値を決定してもよい。MPEGエンコーダ(データ多重化装置)を制御する上位のコントローラが、MPEGエンコーダに対してビデオ/オーディオのビットレートを設定する場合には、その値は、外部クロックにほぼ依存したものとなる可能性が高いため、これらのビットレートに基づいて初期値を決定する方法は有効である。このようにすれば、外部クロックによりFIFOメモリ38のデータが読み出される場合においても、FIFOメモリ38に対する書き込み制御により安定して行うことができる。なお、その場合の、具体的な初期値算出方法などは任意の方法でよい。

【0075】

【発明の効果】以上説明したように、本発明のデータ送出装置によれば、出力側のバッファの状態を適切に把握することができ、読み出しクロックが変化してもそれに応じて適切にバッファのデータ量の制御が行え、適切にデータパケットを出力することができる。また、本発明のデータ多重化装置によれば、MPEG2方式によりビデオデータおよびオーディオデータを初めとするデータを符号化し多重化してトランスポートストリームを生成するデータ多重化装置において、トランスポートストリームを出力するFIFOの状態を適切に把握することができる。これにより読み出しクロックが変化してもそれに応じて適切にFIFOの制御が行え、適切なトランスポートストリームを出力することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態のデータ多重化装置の構成を示すブロック図である。

19

(11)

特開平11-234634

20

【図2】図1に示したデータ多量化装置のビデオエンコーダの構成を示すブロック図である。

【図3】図1に示したデータ多量化装置のオーディオエンコーダの構成を示すブロック図である。

【図4】図1に示したデータ多量化装置における、FIFOメモリに対するトランスポートパケットの書き込みを制御する方法を説明するためのフローチャートである。

【図5】本発明の第2の実施の形態のデータ多量化装置の構成を示すブロック図である。

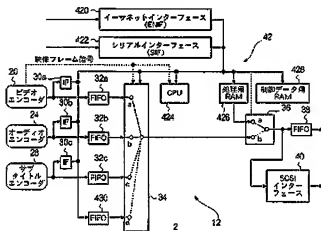
【図6】図5に示したデータ多量化装置における、FIFOメモリに対するトランスポートパケットの書き込みを

*を制御する方法を説明するためのフローチャートである。

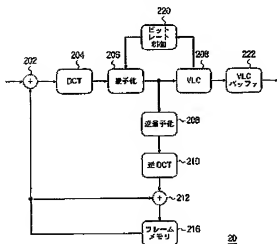
【符号の説明】

2...データ多量化装置、12...多量化系、20...ビデオエンコーダ、24...オーディオエンコーダ、28...サブタイトルエンコーダ、32a、32b、32c...FIFOメモリ、34、36...スイッチ回路、38...FIFOメモリ、40...SCSIIF回路、42...制御系、30a、30b、30c...データ量IF、420...ENIF回路、422...SIF回路、424...CPU、426...処理用RAM、428...制御データ用RAM、430...RAM、432...FIFO検査検出部

【図1】



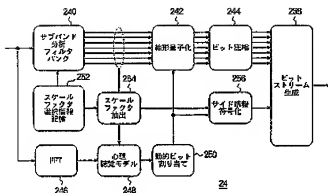
【図2】



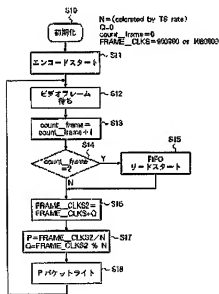
(12)

特開平11-234634

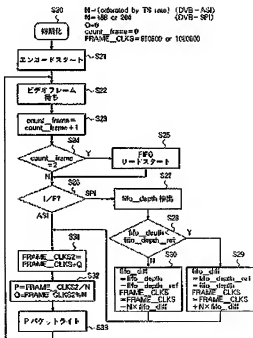
【図3】



【図4】



【図6】



(13)

特開平 11-234634

【図 6】

